

SYD8811: 超低功耗蓝牙 SoC 芯片

1.1 综述

SYD8811 是一款超低功耗高性能 2.4GHz 蓝牙低功耗 SoC，集成了高性能 2.4GHz 蓝牙射频收发机、32 位 64MHz ARM Cortex-M0 处理器、512kB Flash 存储器、以及丰富的数字接口。SYD8811 片上集成了 Balun 无需阻抗匹配网络，无需外挂晶振负载电容，最大限度地节省 BOM 成本。此外，片上还集成了高效率 DCDC 降压转换器以实现超低功耗，适合用于可穿戴、智能家居、物联网设备等。

1.2 特点

- 完全兼容蓝牙低功耗 5.0 标准；
- 2.8mA 接收电流，4.8mA 发射电流；
- 32 位 Cortex-M0 处理器，最高操作频率 64MHz；
- 低功耗高性能 2.4GHz 蓝牙射频收发机，片上集成 Balun 无需片外阻抗匹配网络，最大幅度减小 BOM 成本和硬件开发难度；
- 八通道 10 位 1MSPS SAR ADC；
- SoC 集成 512kB Flash 和 32kB Data RAM，支持空中升级功能；
- 32MHz 和 32.768kHz 晶体振荡器，片上集成负载电容，无需外挂负载电容，节省 BOM 成本和 PCB 面积；
- 高效率 DCDC 降压转换器；
- 集成快速起振 64MHz 和 32.768kHz RC 振荡器；
- 正交解码器；
- 支持 ISO7816 接口；
- 支持红外发射和接收；
- 提供多种通信接口：
 - Master I2C x2
 - Master Three SPI & Four-Wire SPI
 - UART x2
- 数字外设：
 - PWM x6
 - RTC
- GPIO 功能可任何配置；
- 支持 SWD 在线仿真和调试；

1.3 应用

- 可穿戴器件
- 智能家居
- 蓝牙遥控
- 健康应用
- 人机接口设备

1.4 关键参数

参数	值
最大发射功率	+4 dBm
接收灵敏度	-94 dBm
射频发射机电流	4.8 mA
@0dBm*	
射频接收机电流 *	2.8 mA
睡眠模式电流	3 μ A
深度睡眠模式电流	1 μ A
Flash 大小	512 kB
Data RAM 大小	32 kB
电源电压	1.8~3.6 V
GPIO 数量	21/32 (QFN32/QFN48)
操作温度, Tj	-40 ~ +105 $^{\circ}$ C
封装尺寸	5.0 x 5.0 x 1.0 mm QFN32 6.0 x 6.0 x 1.0 mm QFN48

*在 VDD=3V，DCDC 使能的条件下测量所得；

欲知更多信息，请访问我们的主页：

<http://www.sydtek.com>

目录

SYD8811: 超低功耗蓝牙 SoC 芯片	1
1.1 综述	1
1.2 特点	1
1.3 应用	1
1.4 关键参数	1
2.0 芯片介绍	4
2.1 概述	4
2.2 术语	4
2.3 管脚定义和信号描述	5
2.3.1 QFN32 管脚定义和信号描述	5
2.3.2 QFN48 管脚定义和信号描述	7
3.0 工作指标	10
3.1 绝对最大工作额定值	10
3.2 推荐工作条件	10
3.3 温度范围	10
3.4 直流特性	11
3.5 交流和时序特性	11
3.5.1 上电顺序	11
3.5.2 32MHz 晶体振荡器	11
3.5.3 32.768kHz 晶体振荡器	12
3.5.4 64MHz RC 振荡器	13
3.5.5 32.768kHz RC 振荡器	13
3.6 射频特性	13
3.6.1 发射机射频指标	13
3.6.2 接收机射频指标	14
4.0 参考设计	15
4.1 SYD8811QN32 应用原理图	15
4.2 SYD8811QN48 应用原理图	16
4.3 Layout 注意事项	17
5.0 机械参数	18
5.1 SYD8811QN32 机械尺寸	18
5.2 SYD8811QN48 机械尺寸	19
5.3 封装标识	20
6.0 系统状态和模式	21
6.1 操作模式	21
7.0 系统描述	22
7.1 ARM Cortex M0	22
7.2 存储器	22

7.3	蓝牙低功耗核.....	22
7.4	射频收发器.....	23
7.5	通用 ADC.....	24
7.6	电源管理.....	25
7.6.1	DCDC 降压转换器.....	25
7.7	通用输入输入端口 GPIO.....	26
7.8	定时器 Timer.....	26
7.8.1	Low Speed Timer.....	26
7.8.2	High Speed Timer.....	26
7.9	实时时钟 (RTC).....	26
7.10	看门狗(WDT).....	26
7.11	固件加密.....	26
7.12	AES 加密.....	26
8.0	外设.....	27
8.1	键盘扫描.....	27
8.2	正交解码器.....	27
8.3	脉宽调制(PWM).....	27
8.3.1	高速 PWM.....	27
8.3.2	低速 PWM.....	27
9.0	数字接口.....	29
9.1	UART.....	29
9.2	I2C.....	29
9.3	SPI.....	30
9.3.1	封包格式.....	30
9.3.2	写操作.....	30
9.3.3	读操作.....	31
9.4	ISO-7816-3.....	32
9.5	红外发射和接收.....	33
9.5.1	红外发射器.....	33
9.5.2	红外接收器.....	34
10.0	订购信息.....	35
	文档修订历史.....	35

2.0 芯片介绍

2.1 概述

SYD8811 集成了 32 位 ARM® Cortex®-M0 处理器，射频收发机，蓝牙调制解调器，蓝牙 5.0 基带，Flash 和 RAM 存储，片上 Balun，以及 SPI/I2C/UART 等丰富的数字接口。该 Cortex® M0 可以在计算需求高的应用中最高操作在 64MHz，同时也可以简单数据通信应用中降频操作以节省电流。SYD8811 集成了 DCDC 开关电源降压转换器，以提供一个低功耗整体解决方案，从而适合用于可穿戴，智能家居，物联网等低功耗应用中。

图 1 描述了芯片的架构，后面我们会详细讲述不同模块的功能信息。

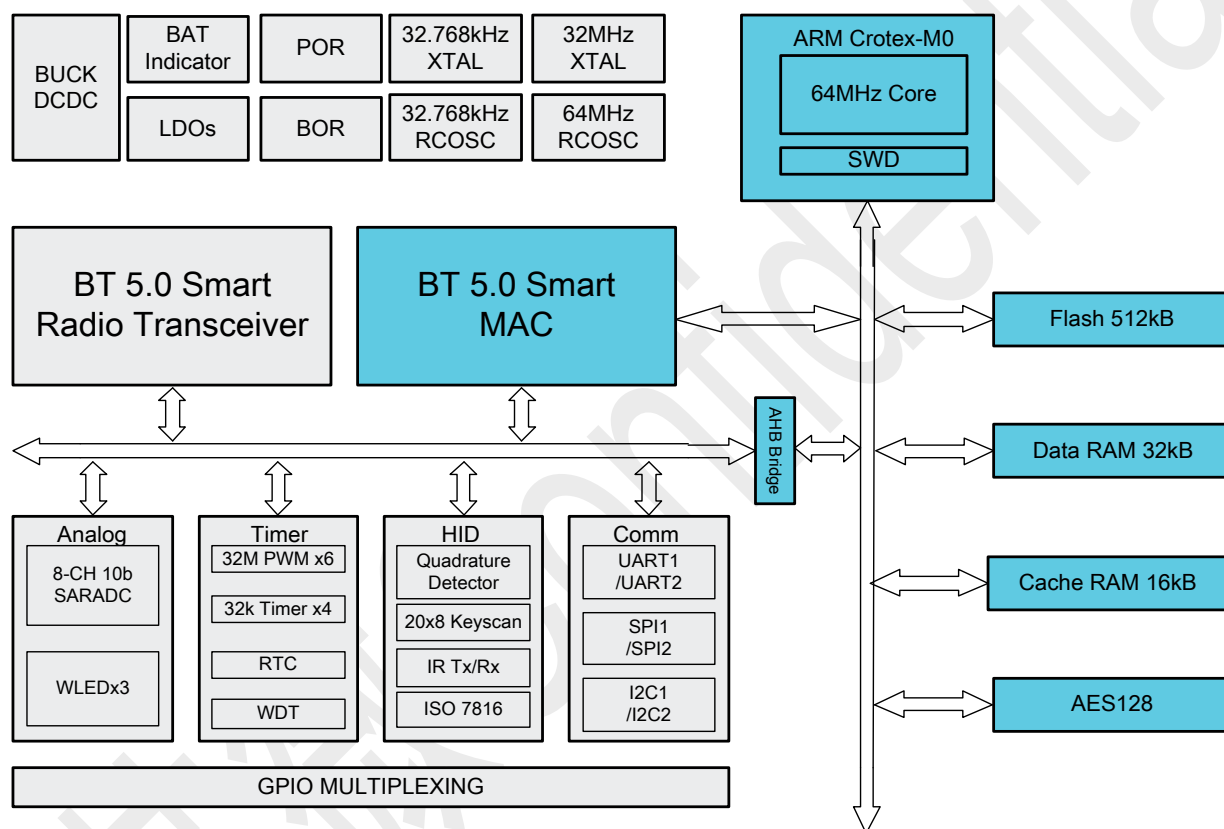


图 1. 功能模块架构图

2.2 术语

符号	描述
GND	地
BiDir	双向
PWM	脉宽调制
HID	人机接口器件
GPIO	通用输入输出管脚

2.3 管脚定义和信号描述

2.3.1 QFN32 管脚定义和信号描述

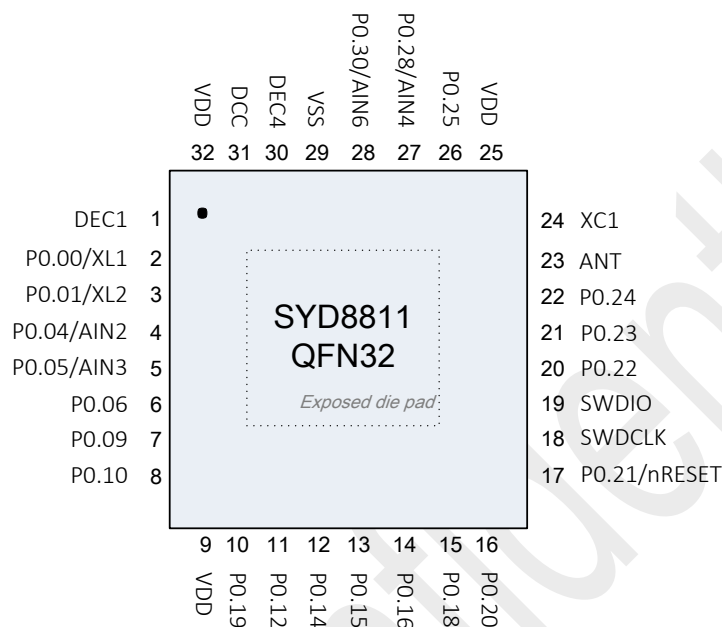


图 2. QFN32 封装管脚定义(5mm*5mm)

表 2. QFN32 封装 信号管脚描述

Pin	Name	Type	Description
Left side of chip			
1	DEC1	Power	1.1V 数字 LDO 输出，接 0.1uF 去耦电容
2	P0.00	Digital I/O	通用输入/输出端口
	XL1	Analog input	32.768 kHz 晶振端口 1(LFXO)
3	P0.01	Digital I/O	通用输入/输出端口
	XL2	Analog input	32.768 kHz 晶振端口 2(LFXO)
4	P0.04	Digital I/O	通用输入/输出端口
	AIN2	Analog input	SAADC 输入
5	P0.05	Digital I/O	通用输入/输出端口
	AIN3	Analog input	SAADC 输入
6	P0.06	Digital I/O	通用输入/输出端口 电容触控输入
7	P0.09	Digital I/O	通用输入/输出端口

Pin	Name	Type	Description
			电容触控输入
8	P0.10	Digital I/O	通用输入/输出端口
Lower side of chip			
9	VDD	Power	芯片电源, 1.8~3.6V
10	P0.19	Digital I/O	通用输入/输出端口
11	P0.12	Digital I/O	通用输入/输出端口
12	P0.14	Digital I/O	通用输入/输出端口
13	P0.15	Digital I/O	通用输入/输出端口
14	P0.16	Digital I/O	通用输入/输出端口
15	P0.18	Digital I/O	通用输入/输出端口
16	P0.20	Digital I/O	通用输入/输出端口
Right side of chip			
17	P0.21 nRESET	Digital I/O	通用输入/输出端口 (默认) 复位端口 (需配置)
18	SWDCLK	Digital input	SWD(Serial wire debug)时钟输入口
19	SWDIO	Digital I/O	SWD(Serial wire debug)数据 I/O 口
20	P0.22	Digital I/O	通用输入/输出端口
21	P0.23	Digital I/O	通用输入/输出端口
22	P0.24	Digital I/O	通用输入/输出端口
23	ANT	RF	蓝牙收发机射频天线端口
24	XC1	Analog input	32MHz 晶振端口 (HF XO)
Upper side of chip			
25	VDD	Power	芯片电源, 1.8~3.6V
26	P0.25	Digital I/O	通用输入/输出端口
27	P0.28 AIN4	Digital I/O Analog input	通用输入/输出端口 SAADC 输入
28	P0.30 AIN6	Digital I/O Analog input	通用输入/输出端口 SAADC 输入
29	VSS	Power	DCDC 开关电源的地
30	DEC4	Power	1.25 V 电源输出, 接 10uF 或 4.7uF 电容
31	DCC	Power	DCDC 开关节点, 连接至 DCDC 电感。大电流路径, 保持 PCB 走线尽量宽和短。
32	VDD	Power	芯片电源, 1.8~3.6V

Pin	Name	Type	Description
Bottom of chip			
Die pad	VSS	Power Ground pad	底部焊盘，务必连接至地，推荐打 9 个及其以上过孔

2.3.2 QFN48 管脚定义和信号描述

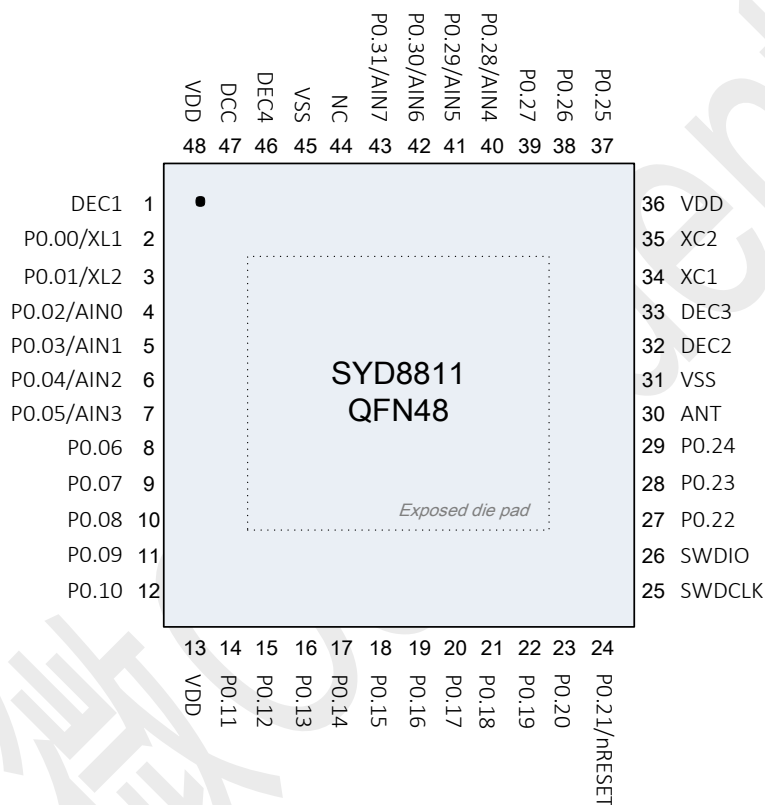


图 3. QFN48 封装管脚定义(6mm*6mm)

表 1. QFN48 封装信号管脚描述

Pin	Name	Type	Description
Left side of chip			
1	DEC1	Power	1.1V 数字 LDO 输出，接 0.1uF 去耦电容
2	P0.00	Digital I/O	通用输入/输出端口
	XL1	Analog input	32.768 kHz 晶振端口 1(LFXO)
3	P0.01	Digital I/O	通用输入/输出端口
	XL2	Analog input	32.768 kHz 晶振端口 2(LFXO)

Pin	Name	Type	Description
4	P0.02	Digital I/O	通用输入/输出端口
	AIN0	Analog input	SAADC 输入
5	P0.03	Digital I/O	通用输入/输出端口
	AIN1	Analog input	SAADC 输入
6	P0.04	Digital I/O	通用输入/输出端口
	AIN2	Analog input	SAADC 输入
7	P0.05	Digital I/O	通用输入/输出端口
	AIN3	Analog input	SAADC 输入
8	P0.06	Digital I/O	通用输入/输出端口
			电容触控输入
9	P0.07	Digital I/O	通用输入/输出端口
			电容触控输入
10	P0.08	Digital I/O	通用输入/输出端口
			电容触控输入
11	P0.09	Digital I/O	通用输入/输出端口
			电容触控输入
12	P0.10	Digital I/O	通用输入/输出端口
Lower side of chip			
13	VDD	Power	芯片电源, 1.8~3.6V
14	P0.11	Digital I/O	通用输入/输出端口
15	P0.12	Digital I/O	通用输入/输出端口
16	P0.13	Digital I/O	通用输入/输出端口
17	P0.14	Digital I/O	通用输入/输出端口
18	P0.15	Digital I/O	通用输入/输出端口
19	P0.16	Digital I/O	通用输入/输出端口
20	P0.17	Digital I/O	通用输入/输出端口
21	P0.18	Digital I/O	通用输入/输出端口
22	P0.19	Digital I/O	通用输入/输出端口
23	P0.20	Digital I/O	通用输入/输出端口
24	P0.21	Digital I/O	通用输入/输出端口 (默认)
	nRESET		复位端口 (需配置)

Pin	Name	Type	Description
Right side of chip			
25	SWDCLK	Digital input	SWD(Serial wire debug)时钟输入口
26	SWDIO	Digital I/O	SWD(Serial wire debug)数据 I/O 口
27	P0.22	Digital I/O	通用输入/输出端口
28	P0.23	Digital I/O	通用输入/输出端口
29	P0.24	Digital I/O	通用输入/输出端口
30	ANT	RF	蓝牙收发机射频天线端口
31	VSS	Power	地
32	DEC2	Power	1.1V 射频 LDO 输出, 接 0.1uF 去耦电容
33	DEC3	Power	1.1V 模拟 LDO 输出, 接 0.1uF 去耦电容
34	XC1	Analog input	32MHz 晶振端口 1(HFXO)
35	XC2	Analog input	32MHz 晶振端口 2(HFXO)
36	VDD	Power	芯片电源, 1.8~3.6V
Upper side of chip			
37	P0.25	Digital I/O	通用输入/输出端口
38	P0.26	Digital I/O	通用输入/输出端口
39	P0.27	Digital I/O	通用输入/输出端口
40	P0.28 AIN4	Digital I/O Analog input	通用输入/输出端口 SAADC 输入
41	P0.29 AIN5	Digital I/O Analog input	通用输入/输出端口 SAADC 输入
42	P0.30 AIN6	Digital I/O Analog input	通用输入/输出端口 SAADC 输入
43	P0.31 AIN7	Digital I/O Analog input	通用输入/输出端口 SAADC 输入
44	NC		悬空
45	VSS	Power	DCDC 开关电源的地
46	DEC4	Power	1.25 V 电源输出, 接 10uF 或 4.7uF 电容
47	DCC	Power	DCDC 开关节点, 连接至 DCDC 电感。大电流路径, 保持 PCB 走线尽量宽和短。
48	VDD	Power	芯片电源, 1.8~3.6V
Bottom of chip			
Die pad	VSS	Power Ground pad	底部焊盘, 务必连接至地, 推荐打 9 个及其以上过孔

3.0 工作指标

3.1 绝对最大工作额定值

表 1. 绝对最大工作额定值

参数	符号	最小	最大	单位	注释
VDD 电压	VDD	-0.4	VDD+0.3	V	
I/O 电压	V _{DDIO}	-0.4	V _{DDIO} +0.3	V	
相对湿度	RH	0	50	%	Non-condensing, Non-biased
ESD	ESD _{HBM}	3		kV	Class 2 on all pins, as per human body model. JESD22-A114E with 15 sec zap interval.

备注:

1. 在常温下测量
2. 超出最大额定值可能导致器件损坏
3. 长时间工作在绝对最大额定条件下可能影响器件的可靠性
4. 不保证在最大额定值条件下的功能，应当严格工作在推荐操作条件下

3.2 推荐工作条件

表 2. 推荐操作条件

参数	符号	最小	典型	最大	单位	注释
环境温度	T _A	-40	25	85	°C	
运行温度	T _J	-40	-	85	°C	
芯片电源电压	VDD	1.8	3.3	3.6	V	DCDC 电源输入，包含过冲
I/O Supply 电压	V _{DDIO}	1.8	3.3	3.6	V	包含过冲
稳压器输出电压	V _{DEC1}	0.9	1.1	1.2	V	内部数字电路电源电压
串行时钟频率	SPI_CLK	-	-	32	MHz	
	I2C_SCL	-	400 ¹	1000 ²	KHz	

备注: 在超出指定工作温度范围时，SYDTEK 不保证器件性能

3.3 温度范围

表 3. 温度指标

参数	符号	最小	典型	最大	单位	注释
存储温度	T _S	-40	-	85	°C	
无铅焊锡温度	T _P	-	-	245	°C	Refer to Package Handling Information document

3.4 直流特性

表 4. 直流电气特性

参数	符号	最小	典型	最大	单位	注释
DCDC 开关电源电压	VDD	1.8	3.3	3.6	V	
DCDC 开关电源输出电压	$V_{\text{Buck_OUT}}$	1.1	1.25	-	V	
DCDC 开关电源输出电流	$I_{\text{Buck_Out}}$	-	-	40	mA	保持输出电压不变条件下最大输出电流
DCDC 开关电源输出电压过冲	R_{Buck}	-	30	-	mV	Peak to Peak
功耗²						
发射机电流@Pout = 0dBm			4.8		mA	VDD = 3V, DCDC 使能
接收机电流@Sensitivity level			2.8		mA	VDD = 3V, DCDC 使能
睡眠模式电流	I_{SLEEP}	-	2.7	-	μA	VDD = 3V, DCDC 使能
深度睡眠模式电流	I_{PD}	-	1	-	μA	VDD = 3V, DCDC 使能

备注:

1. 电气特性在推荐操作条件下测量所得
2. 所有参数皆在该条件下测量: VDD = 3.0V, DCDC enable mode at $T_A = 25^\circ\text{C}$

3.5 交流和时序特性

3.5.1 上电顺序

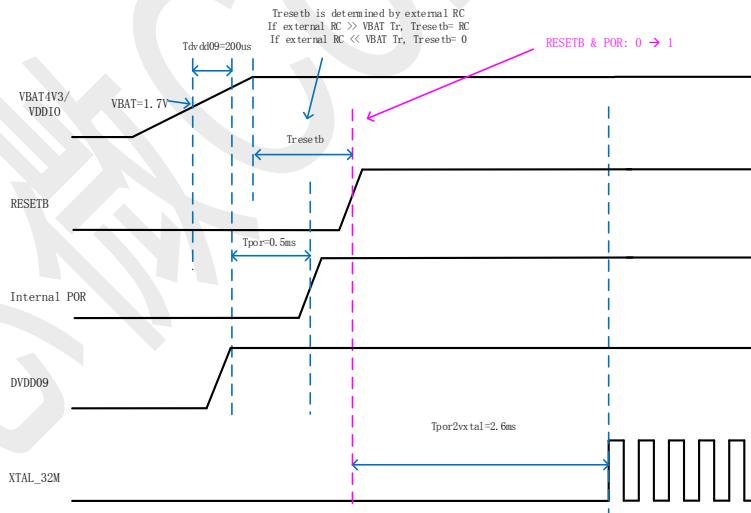


图 4. 上电顺序

3.5.2 32MHz 晶体振荡器

32MHz 晶体振荡器的设计具有低功耗和高稳定性，该 32MHz 晶体振荡器在内部已做校准，无需外部负载电路。在芯片内部集成两个针对 10pF 负载晶体的可校准负载电容阵列，数字控制电容阵列可以方便调节晶振频率精度。简化的 32MHz 晶体振荡器如图 3 所示。

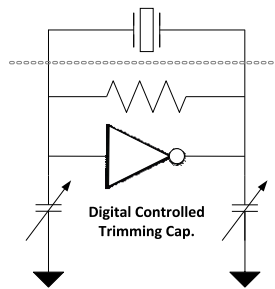


图 5. 32MHz 晶体振荡器电路

表 5. 32MHz 晶体振荡器指标

参数	符号	最小	典型	最大	单位	条件
晶振频率	F_{X32M}	-	32		MHz	
晶振频率公差	F_{X32M_TOL}	-	± 10	± 20	ppm	Frequency tolerance depends on XTAL Spec.
等效串联阻抗(ESR)	ESR_{X32M}		30	100	Ω	
负载电容	C_{L_X32M}		9		pF	Built in digital controlled trimming loading cap, no external cap needed.
晶体驱动功率	P_{DRIVE_X32M}			100	μW	
晶振建立时间	T_{START_X32M}		1.5	2.5	ms	

备注:电气特性在推荐操作条件下测量所得

3.5.3 32.768kHz 晶体振荡器

32.768kHz 晶体振荡器为 12pF 负载电容晶体而设计，芯片内部集成了负载电容，无需外挂负载电容。该 32.768kHz 时钟主要被用于作为睡眠或深度睡眠模式。

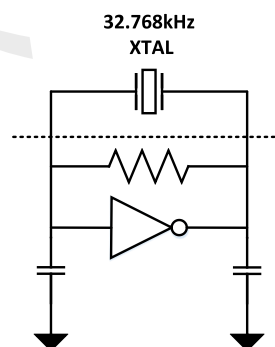


图 6. 32.768kHz 晶体振荡器电路

表 6. 32.768kHz 晶体振荡器指标

参数	符号	最小	典型	最大	单位	条件
晶振频率	F_{X32k}		32.768		kHz	
晶振频率公差	F_{X32k_TOL}		± 20		ppm	
等效串联阻抗(ESR)	ESR_{X32k}		50	80	$k\Omega$	

负载电容	C_{L_X32k}	12		pF
晶体驱动功率	P_{DRIVE_X32k}		1	uW
晶振建立时间	T_{START_X32k}	0.3	1	s

备注:电气特性在推荐操作条件下测量所得

3.5.4 64MHz RC 振荡器

64MHz RC 振荡器为快速唤醒和高速计算应用而设计。因为 RC 振荡器自身属性决定其精度稳定性不如晶体振荡器，所以在切换到 64MHz RC 振荡器之前，需要通过配置先对其进行校准。64MHz RC 振荡器的启动速度远快于 32MHz 晶体振荡器。

表 7. 64MHz RC 振荡器指标

参数	符号	最小	典型	最大	单位	条件
64MHz RC 时钟频率	F_{RC64M}		32		MHz	
64MHz RC 时钟精度	F_{RC64M_TOL}		± 1	± 5	%	
64MHz RC 时钟启动时间	T_{ST_RC64M}		2.5		us	

备注:电气特性在推荐操作条件下测量所得

3.5.5 32.768kHz RC 振荡器

32.768kHz RC 振荡器是为了替换 32.768kHz 晶体振荡器而设计，其精度和稳定性不如 32.768kHz 晶体振荡器，主要用于一些对功耗较为不严格的低成本应用中（用以替代 32kHz 晶振以节省成本）。在使用中需要通过软件配置定期进行校准。

表 10. 32.768kHz RC 振荡器指标

参数	符号	最小	典型	最大	单位	条件
32kHz RC 时钟频率	F_{RC32k}		32.768		kHz	
32kHz RC 时钟精度(未校准)	F_{RC32k_TOL}		± 2		%	
32kHz RC 时钟精度(校准后)	F_{RC32k_TOL}		± 250	± 500	ppm	需定期校准
32kHz RC 时钟启动时间	T_{START_32k}		100		us	

备注:电气特性在推荐操作条件下测量所得

3.6 射频特性

3.6.1 发射机射频指标

表 11. 发射机指标

参数	符号	最小	典型	最大	单位	条件
频率	FR_{TX}	2402	-	2480	MHz	
最大输出功率	P_{O_MAX}	-		4	dBm	
默认输出功率	P_{O_DEF}		0		dBm	
输出功率可调范围	P_{O_ADJ}	-30		4	dBm	2dBm/step
输出功率偏差	P_{O_VAR}		2.0		dBm	n
发射机 20dB 带宽	BW_{20dB}			1150	kHz	
ACP1(第一临近通道功率)	P_{AIC1}		-20		dBc	
ACP2(第二临近通道功率)	P_{AIC2}		-52		dBc	
Delta F1 Frequency Deviation	Δf_{1AVG}	225		275	kHz	

Delta F2 Frequency Deviation	Δf_{AVG}	185		kHz	
AVG Delta F2/ Delta F1	Δf_{AVG}	0.8			$\Delta f_{2AVG}/\Delta f_{1AVG}$
频率失调	F_{OFFSET}	-150	150	kHz	
载波频率漂移	CF_{DRIFT}		50	kHz	
载波频率漂移率	CF_{DRIFT_Rate}		20	kHz/50 μ s	
二阶谐波功率	Har_{2nd}		-40	dBm	@Pout = 0dBm
三阶谐波功率	Har_{3rd}		-45	dBm	@Pout = 0dBm

备注: 电气特性在推荐操作条件下根据 BLE 测试规范而测量所得

3.6.2 接收机射频指标

表 8. 接收机指标

参数	符号	最小	典型	最大	单位	条件
频率范围	FR_{RX}	2402		2480	MHz	
最大输入功率	RX_{MAX}		0		dBm	With PER <30.8%
接收机灵敏度(ideal)	SEN_{IDEAL}		-94		dBm	
接收机灵敏度(dirty)	SEN_{DIRTY}		-92		dBm	
临道抑制和选择性						
C/I Co-Channel	C/I_{CO}		9		dB	
C/I Adjacent +1MHz	C/I_{1M}		-1		dB	
C/I Adjacent +2MHz	C/I_{2M}		-38		dB	
C/I Adjacent \geq +3MHz	C/I_{3M}		-48		dB	
C/I Image Channel	C/I_{IMG}		-25		dB	
C/I Image+1M Channel	C/I_{IMG+1M}		-35		dB	
交调性能						
IMD performance	IMD		-24		dBm	3rd, 4th and 5th offset channel
阻塞性能						
Blocking 30~2000MHz	$P_{BLK_30\sim2000}$	-10			dBm	
	MHz					
Blocking 2003~2399MHz	$P_{BLK_2003\sim23}$	-30			dBm	
	99MHz					
Blocking 2484~2997MHz	$P_{BLK_2484\sim29}$	-30			dBm	
	97MHz					
Blocking 3000MHz~12.75GHz	$P_{BLK_3\sim12.75G}$	-10			dBm	
	Hz					

备注: 电气特性在推荐操作条件下根据 BLE 测试规范而测量所得

4.0 参考设计

4.1 SYD8811QN32 应用原理图

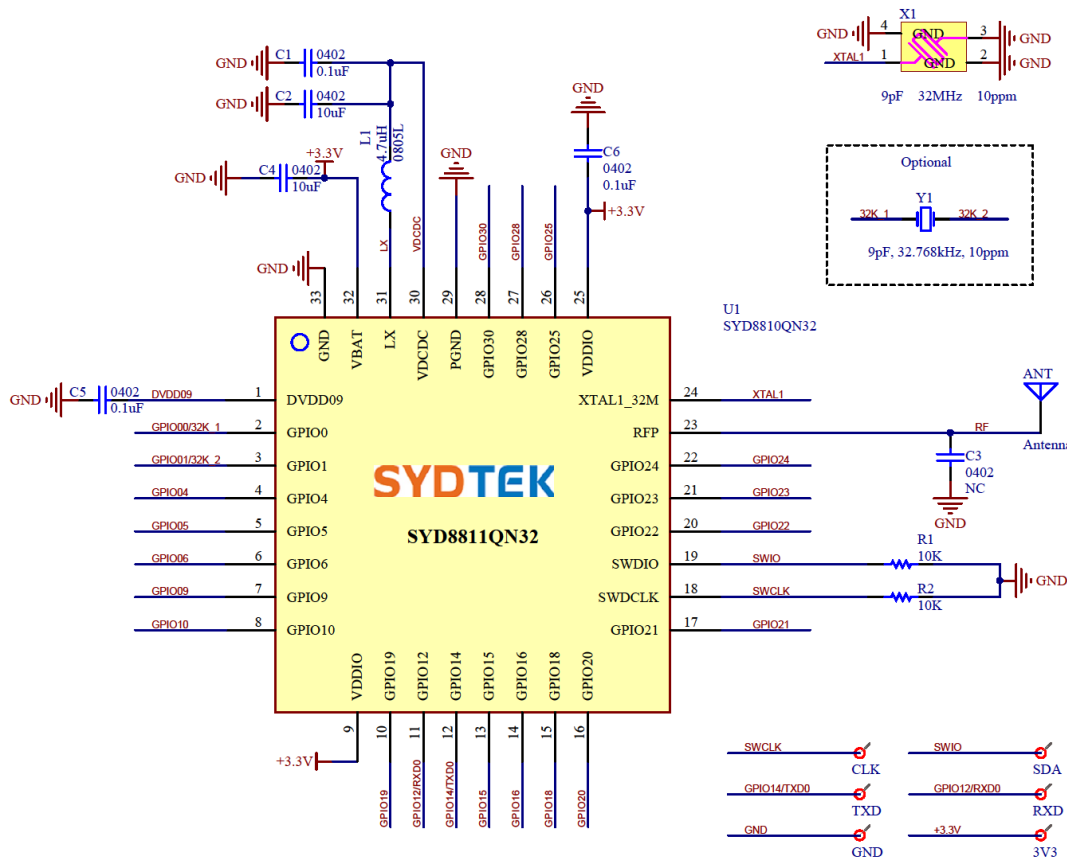


图 7. 参考应用电路（32.768k 晶振可选）

表 9. SYD8811 BOM

器件名	参数	描述	封装
C4, C5	100 nF	电容, X5R, ±20%	0402
C9	4.7 μF	电容, X5R, ±20%	0603 or 0402
C10	10 μF(推荐)或 4.7μF	电容, X5R, ±20%	0603
L2	4.7 μH	电感, IDC, min = 50 mA, ±20% 风华: CMI201209U3R3KT 奇力新: CPY160808T-4R7M-NP	0805
U1	SYD8811QN32	超低功耗蓝牙 SOC	QFN32
X1	32 MHz	32 MHz, CL = 10 pF, Tol: ±10ppm	3225
X2 (可选)	32.768 kHz	32.768 kHz, CL = 12.5 pF, Tol: ±20 ppm	3215

4.2 SYD8811QN48 应用原理图

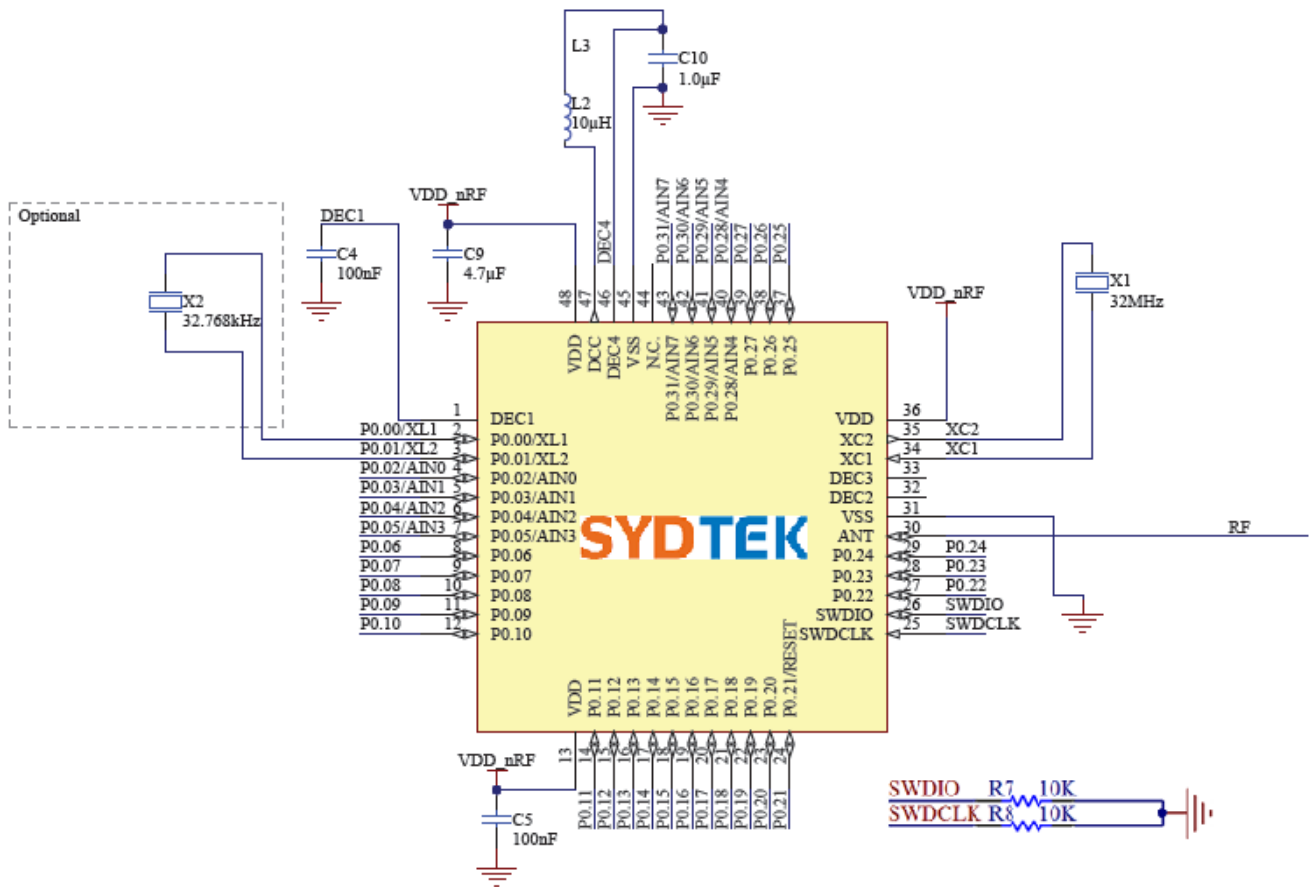


图 8. 参考应用电路（32.768k 晶振可选）

表 10. SYD8811QN48 BOM

器件名	参数	描述	封装
C4, C5	100 nF	电容, X5R, ±20%	0402
C9	4.7 µF	电容, X5R, ±20%	0603 or 0402
C10	10 µF(推荐)或 4.7µF	电容, X5R, ±20%	0603
L2	4.7 µH	电感, IDC, min = 50 mA, ±20% 风华: CMI201209U3R3KT 奇力新: CPY160808T-4R7M-NP	0805
U1	SYD8811QN48	超低功耗蓝牙 SOC	QFN48
X1	32 MHz	32 MHz, CL = 10 pF, Tol: ±10ppm	3225
X2 (可选)	32.768 kHz	32.768 kHz, CL = 12.5 pF, Tol: ±20 ppm	3215

4.3 Layout 注意事项

PCB 布局对于减小电容电感寄生和提高 RF 性能非常重要。

请遵守以下参考注意事项，以获得优化的性能：

1. 保证 RF 50 欧姆阻抗匹配走线周围连续良好接地。
2. 靠近 DCC 管脚放置 BUCK DCDC 转换器的电感，保持走线尽量短和足够宽。
3. 贴近 DEC4 PIN 放置去耦电容 C10。
4. 45 脚 VSS(DCDC gnd)直接 VIA 到 gnd plane（四层板），或者直接 VIA 到 bottom layer（两层板），不直接在 TOP layer 直接跟 gnd 相连；
5. 尽量靠近晶振管脚放置无源晶振，以减小寄生电容和对其他电路的干扰。
6. 保证无源晶振下方的地平面连接良好。
7. 尽量避免走长线到无源晶振，以减小寄生电容和形成电流环路。
8. 不要在 RF 走线和晶振区域下方的 PCB 背面走任何强干扰数字信号线，以避免干扰导致性能恶化。
9. 保持所有数字走线，尤其是高速时钟走线或高速翻转信号，尽量远离晶振/模拟/射频区域。
10. 在 QFN thermal PAD 下方放置 9 个以上到地的 VIA，以获得良好的芯片接地效果和散热性能。

5.0 机械参数

5.1 SYD8811QN32 机械尺寸

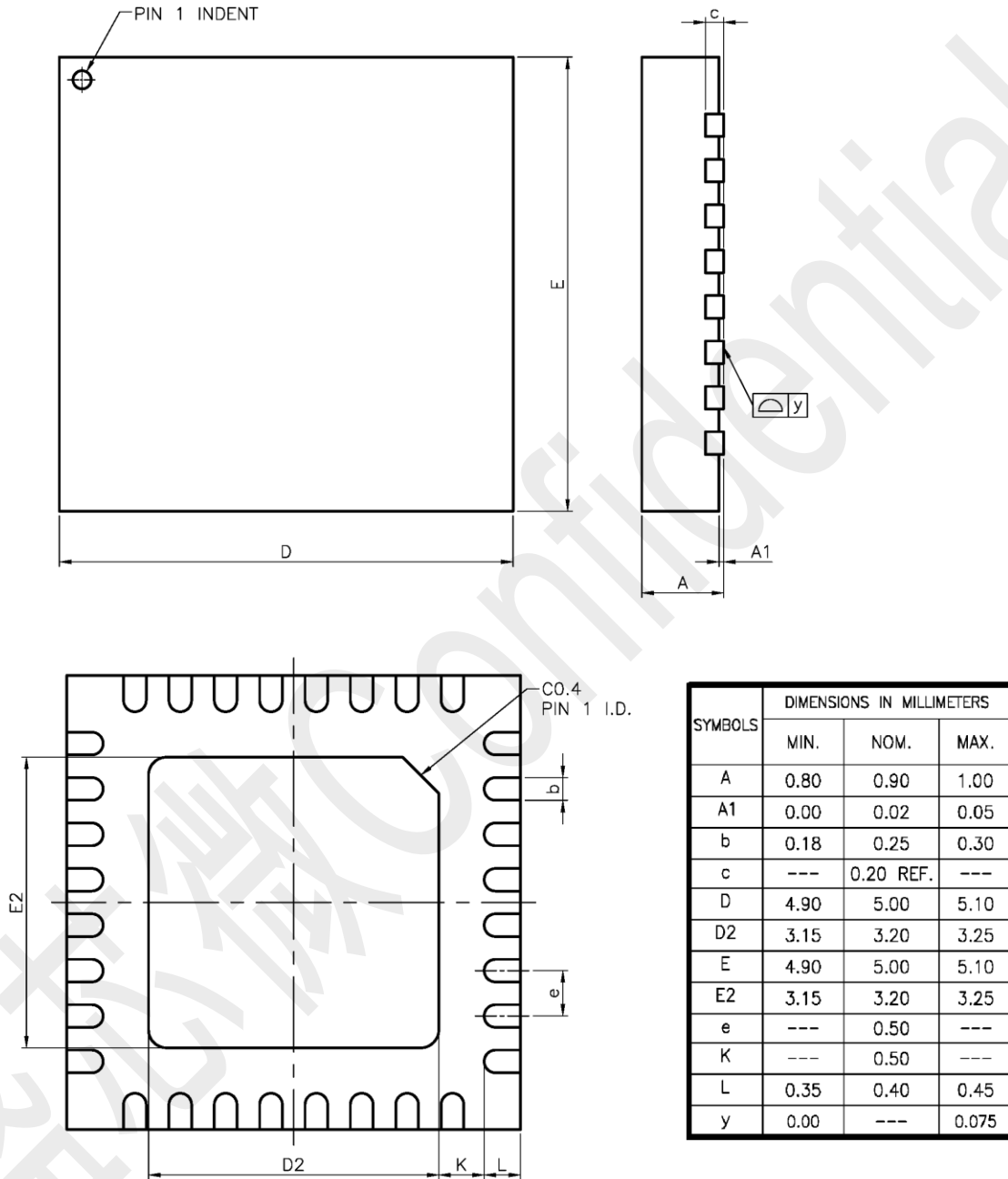


图 9. 封装轮廓图和尺寸

5.2 SYD8811QN48 机械尺寸

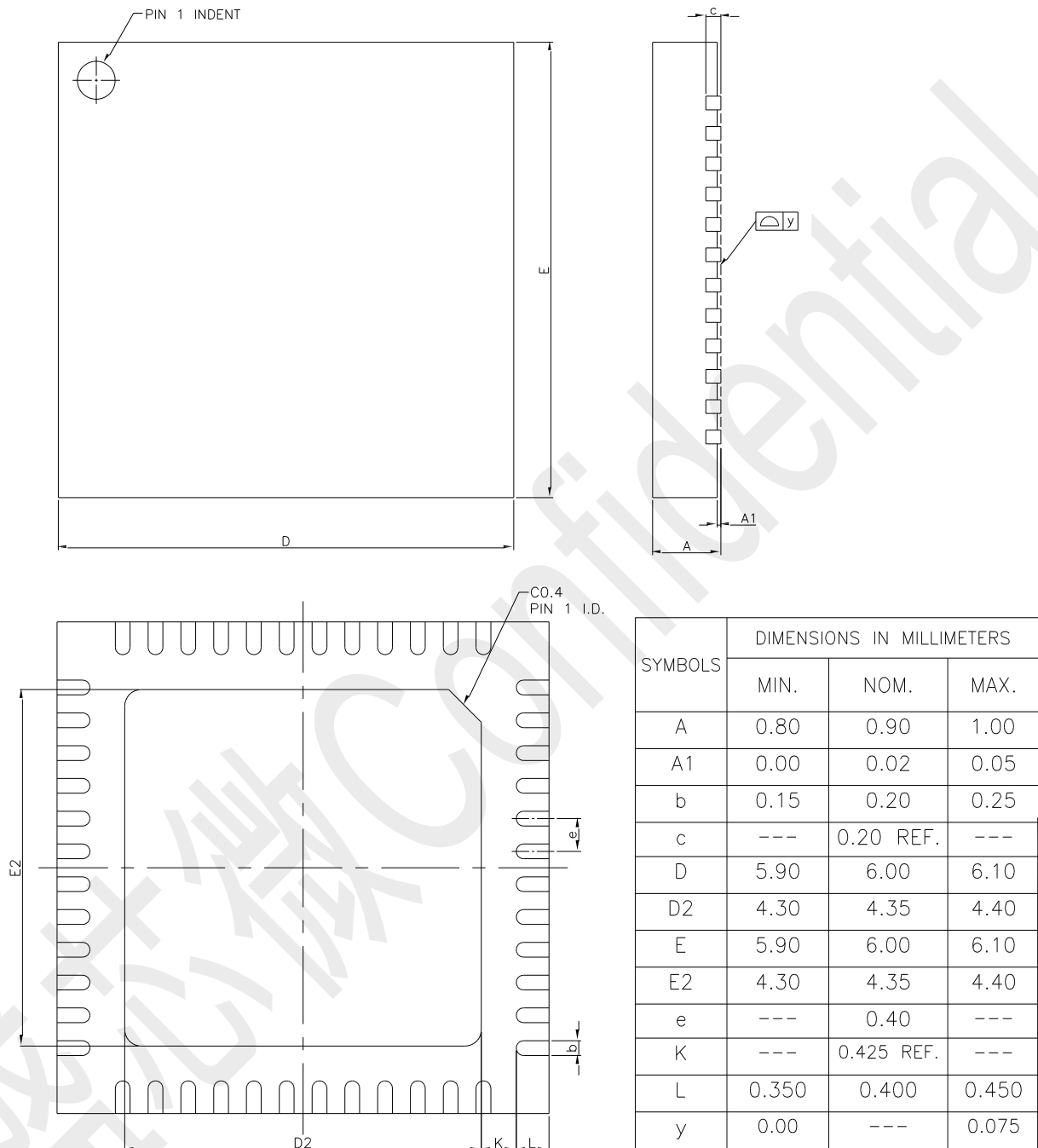


图 10. 封装轮廓图和尺寸

5.3 封装标识

参考图 8 芯片上方的代码标识:



图 11. 封装标识

表 11. 标识代码含义

代码	描述
LYWWXXXX	SYDTEK 日期代码 Y: 封装年份 e.g. (Yearly 2018) -> 8 WW: 封装周数 e.g. (Weekly 16) -> 16 XXXXX: 序号 e.g. 433CE12

6.0 系统状态和模式

6.1 操作模式

状态	功能描述
深度睡眠	除 retention cell 和 I/O 管脚外的所有电源关闭，所有时钟关闭；系统可以通过配置外部管脚来唤醒，唤醒时 SYD8811 将重启；
睡眠	系统高速时钟（64MHz RC 和 32MHz 晶振）关闭，睡眠时钟 32.768kHz 仍然工作，核心引擎电源关闭； SYD8811 有两种模式。当 CPU 采用独立的内部 64MHz RC 时钟时，CPU 睡眠模式可以独立设置，可通过计时器或蓝牙中断来唤醒；当 CPU 使用蓝牙收发器的 32MHz 晶体振荡器时，CPU 将保持跟蓝牙同步，在连接空闲期间进入睡眠模式；
待机	蓝牙开机启动后的缺省进入模式，除射频模块外的所有模块处于活动状态；
发射	当蓝牙链路层决定发送封包时，进入该状态；
接收	当蓝牙链路层决定接收封包时，进入该状态；

7.0 系统描述

7.1 ARM Cortex M0

ARM® Cortex®-M0 处理器是最精简的 ARM 处理器，它提供了最低的功耗和实现 32 位性能的最精简代码。用户友好的处理器架构，方便用户轻易快速地开发应用。

SYD8811 支持动态操作频率调整，以更好地支持跟中不同计算需求应用，操作频率可以设定在 8MHz 到 32MHz 的范围内。CPU 可以配置成使用内部 64MHz RC 振荡器或者 32MHz 晶体振荡器。当使用 64MHz RC 振荡器时钟时，MCU 可以相对蓝牙链路层独立运行或独立开关。当使用 32MHz 晶振时钟时，必须服从蓝牙协议的工作周期（蓝牙的工作周期可以由 MCU 决定）。

SYD8811 支持 SWD(Serial-Wire Debug) 调试，从而通过两个管脚提供强大的调试和追踪功能。

SYD8811 集成了 24kB ROM，其中包含了启动代码和蓝牙协议栈，同时集成了用于 Profile/application 的 512kB Flash、以及 32kB 数据 SRAM。

7.2 存储器

- ROM: 集成了 32kB ROM，用于放置 Boot code 和低功耗蓝牙协议栈固件。
- Data RAM: 32kB Data RAM is integrated, 12kB will be used up by ROM(BLE stack), 20kB is available for application.
 - 0x2000 0000 ~ 0x2000 3000 (12kB) is used by ROM.
 - 0x2000 3000 ~ 0x2000 8000 (20kB) is available for application
- Flash: 512kB flash is integrated for code and firmware storage.

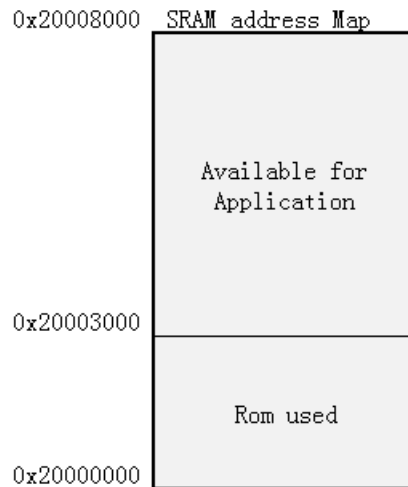


图 12. Data RAM 地址映射

7.3 蓝牙低功耗核

SYD8811 蓝牙低功耗核通过了 SIG 认证。完全兼容蓝牙 5.0 slave 控制器。提供如下特性：

- Bluetooth low energy stack: All layers up to GATT including (PHY, LL, HCI, L2CAP, GAP, SM, ATT/GATT)
- Slave-Role Link layer
 - Slave-required PDU types
 - Encryption/Decryption
- L2CAP

- Slave connection update
- Attribute channel
- Security channel
- GAP/ATT/GATT: Mandatory protocols
- Security Management
 - Key generation and passing
 - Automatic security engine
- DTM: For RF qualification
- Profile configuration
 - Initialization
 - Flexibility and testability

7.4 射频收发器

SYD8811 集成了满足蓝牙射频要求的高性能 2.4GHz 射频收发器。片上集成了 balun（天线进来的单端到差分转换器），无需外部 LC 阻抗匹配网络，大幅降低 BOM 成本和 PCB 面积。发射链路里的高效功率放大器可以发射高达 4dBm 的发射功率（BLE class2），同时，采用先进低中频架构的接收机，通过优秀的设计，实现低至 -94dBm 的接收灵敏度，和优异的 ACI 抗干扰性能，在 2.4GHz ISM 频段复杂的工作环境中，仍然表现出良好的接收性能。

7.5 通用 ADC

SYD8811 集成了 10 位低功耗通用模数转换器 (GPADC)，GPADC 采样率为 1MHz。通过切换 GPADC 输入到不同的 GPIO，该 GPADC 可以最大支持 9 通道，其中一通道被用于检测电池电压(VDD)，其余八通道可通过配置以检测 GPIO 电压。为了达到更高的精度，GPADC 内部的参考电压在芯片出厂时已经完成校准（需从 eFuse 中读出），从而可以广泛用于电源监测、温度侦测、模拟信号采样等应用。

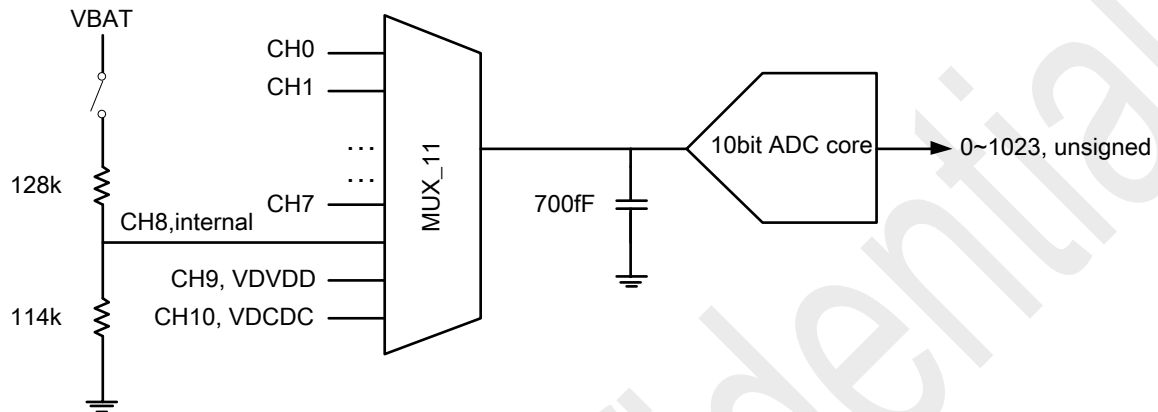


图 13. GPADC 输入通道选择和电阻分压器配置

7.6 电源管理

SYD8811 集成了一个电源管理单元，为低功耗设备提供 DCDC 开关电源降压功能。该 DCDC 降压转换器把一个较高的电池电压转换到一个较低的内部电压，通过开关电源电路来实现最小的能量损耗和最高的效率。它能在变化的负载电流情况下一直提供优秀的能量转换效率。当电池电压低至 DCDC 转换器的最低电源电压时，可以直接旁路掉 DCDC。SYD8811 同时也支持外部 DCDC。SYD8811 支持 1.8V~3.6V 宽电源电压输入，可配置的 1.15V~3.6V 输出，从而可以工作在不同种类电池应用中。

7.6.1 DCDC 降压转换器

高性能 DCDC 转换器能够延长电池使用时间。为了最大限度延长电池使用时间，DCDC 转换器设计了一个可选的旁路模式，从而在如睡眠模式等轻负载电流模式下可以通过旁路 DCDC 来避免 DCDC 本身的电流消耗。

DCDC 转换器电池输入和 DCDC 输出的电压降，有效地降低了芯片从电源消耗的能量 ($P=I*V$)。为了获得良好的 DCDC 转换效率，直流寄生阻抗(R_{DC})应当小于 0.25 欧姆。

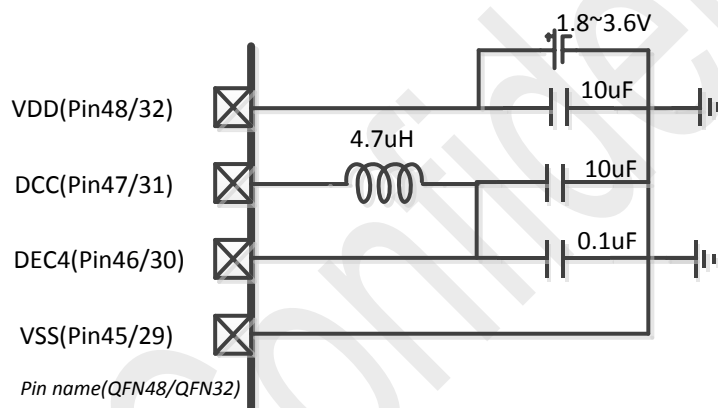


图 14. DCDC 降压转换器配置

表 12. DCDC 降压 转换器指标

Parameters	Symbol	Min.	Typ.	Max.	Unit	Conditions
输入电压	$V_{In,Buck}$	1.8	3.3		V	
输出 电压	$V_{DCDC,Buck}$	1.8	3.3		V	
转换效率	Eff_{Buck}		88		%	@20mA 负载电流
最大负载电流	$I_{Load,Buck}$			40	mA	
输入纹波	$V_{RIPPLE,Buck}$		30		mV	

7.7 通用输入输入端口 GPIO

SYD8811 提供 32 个 GPIO 和 2 个 SWD 调试端口 (SWDCLK, SWDIO)。在 SYD8811 上电启动时, SWDCLK 和 SWDIO 管脚务必设置为低电平, 在开机后, SWDCLK 和 SWDIO 可以配置为输出管脚。

GPIO features:

- Configurable output drive strength
- Optional internal pull-up resistors
- Configurable input polarity
- Support both high or low level triggered pin wake-up
- Each GPIO can be individually mapped to any digital function for layout flexibility
- Hardware de-bounced GPIO

7.8 定时器 Timer

SYD8811 提供 4 个 32 位宽的低速 timer, Timer0~Timer3 工作在 32.768kHz 时钟下, 32.768kHz 时钟可以在 32.768kHz 晶振时钟 或 32kHz RC 时钟中选取。Timer 中断可以用来唤醒睡眠或者深度睡眠模式中的 CPU。Timer3 为 Rom 代码保留。SYD8811 还提供一个高速 timer。

7.8.1 Low Speed Timer

SYD8811 provide 4 low speed timers with 32-bit width.

Timer0~Timer3 are running with 32.768kHz clock from XTAL or LPO.

Timer interrupt can wakeup CPU from sleep mode. Timer3 is reserved for Rom Code.

7.8.2 High Speed Timer

The high speed timer works with the 32MHz RC clock, which has 16-bit width for high speed and accurate timing application. Two operating modes are provided, one -time or continuous, an interrupt to MCU can be triggered by timer at the end of period.

7.9 实时时钟 (RTC)

SYD8811 同时提供了 RTC 时钟。

7.10 看门狗(WDT)

SYD8811 提供 16 位倒计时看门狗以完成监测功能, 同样工作在 32.768kHz 时钟下, 最大提供 2s 的监测时间, 以实现在系统硬件错误或者程序错误时重启系统。

7.11 固件加密

SYD8811 offer 48bits encryption key for flash code protection.

7.12 AES 加密

The AES engine accelerates the algorithm calculations that are needed for implementing the user defined security algorithm. The AES encryption block supports 128 bit AES encryption. It can be used for a range of cryptographic functions like hash generation, digital signatures, and keystream generation for data encryption/decryption.

8.0 外设

8.1 键盘扫描

SYD8811 提供了一个 8x20 键盘解码器，最大支持 8 行 x20 列，行和列可以通过 IO 口配置，从而方便 layout。当按键被按下，键盘扫描电路将自动扫描定义好的行列矩阵并且报告给 FIFO。

8.2 正交解码器

SYD8811 提供了一个应用于人机界面(HID)的正交解码器，该解码器可以解码正交编码器的信号，且报告给 FIFO。正交解码器支持睡眠唤醒功能。

8.3 脉宽调制(PWM)

SYD8811 集成了 3 路低速 PWM(32.768kHz)和 3 路高速 PWM(最高 32MHz)

8.3.1 高速 PWM

SYD8811 集成了 3 路高速 PWM(最高 32MHz)，有如下特性：

- The period can be configured (four channels are the same).
- Each channel can be configured its ratio and initial polarity independently.
- The period, duty cycle can be update dynamically (be in effect next period)
- The pulse could to be center-aligned or edge-aligned.

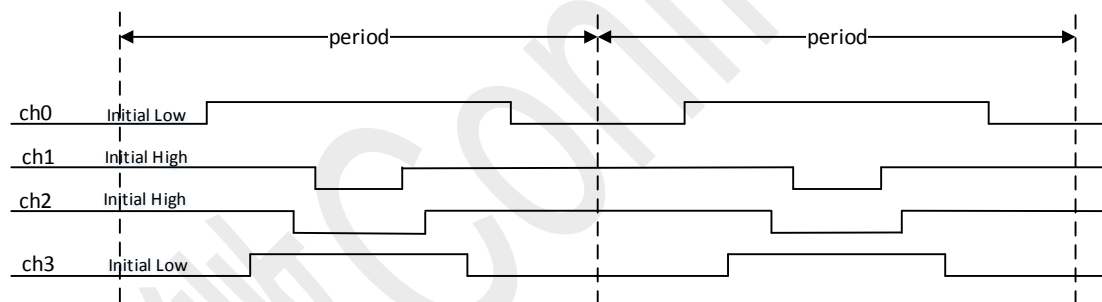


Figure 15. Center-aligned PWM

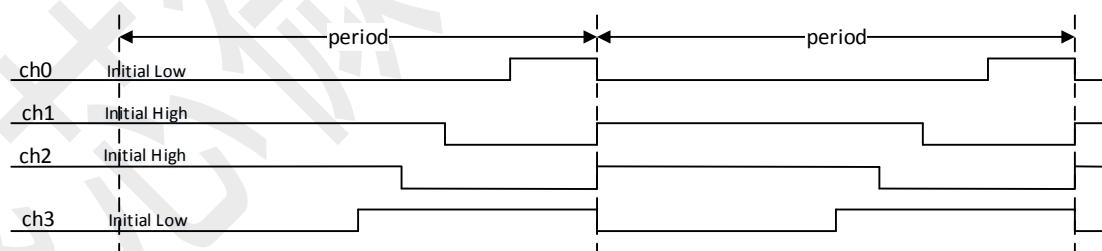


Figure 16. Edge-aligned PWM

8.3.2 低速 PWM

SYD8811 集成了 3 路可调的低速 PWM 发生器，可以通过单独的寄存器来控制不同的 PWM 发生器，并通过数据选择器 (MUX) 输出到 3 个不同的 GPIO。最小的正或负 PWM 宽度为 1/32ms (步长)，1~255 步的设置范围可实现灵活的应用。可以通过预先设定好 PMW duty 的 PMW 信号来控制 Buzzer 或者 LED dimming。

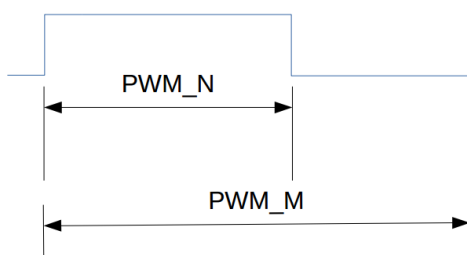


图 17. PWM 时序设置图

SYD8811 集成了 LED 控制，从而提供常用的开关模式和呼吸灯模式。最小的 LED 开启时间宽度为 $1/32s$ （步长），最大 255 步调节控制。

LED 反复开关模式下的重复 times 应当被配置在 $1\sim 127$ times 之间，寄存器表对此会有详细的设置描述。T1, T2, T3 为 8 位宽度控制寄存器，最小步长为 $31.25ms$ 。

呼吸灯模式下，min、max、T4 都是 8 位宽度控制寄存器，最小步长 $0.5ms$ 。定义 sp 为呼吸模式加速度，可通过 4 位宽度控制寄存器来调节，最小步长 $31.25\mu s$ 。

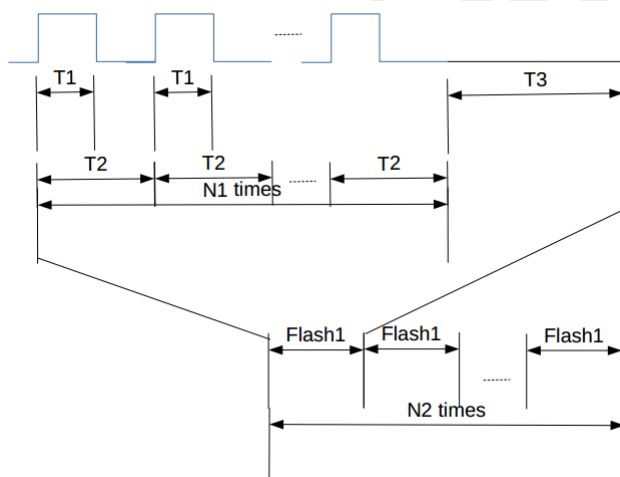


图 18. LED 开关设置图

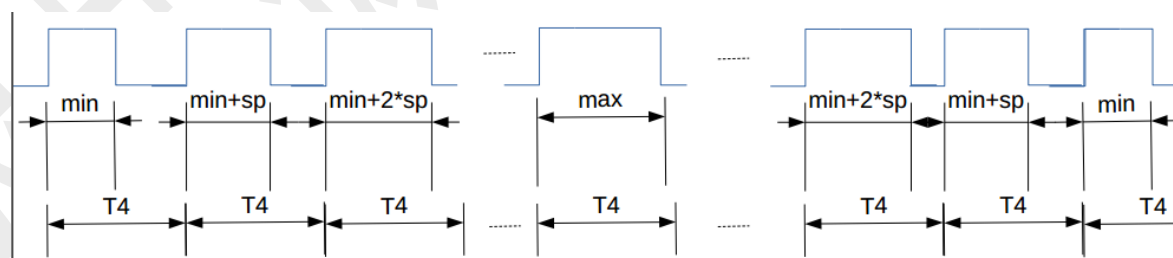


图 19. LED 呼吸灯设置图

9.0 数字接口

9.1 UART

针对 device 间串行异步通信，SYD8811 集成了两组 UART 接口（UART0, UART1）。其中 UART-0 拥有 CTS/RTS 和 flow control（UART1 没有）。采用 8-y-1 标准数据帧格式，即 8 位（8）数据位，有奇偶校验位，1（1）停止位。如下图所示：

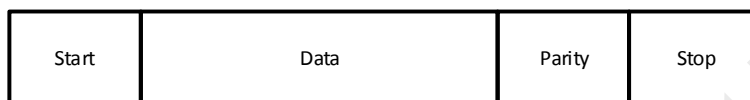


图 20. UART 数据帧

图 13. UART 特性

Parameters	Symbol	Min.	Typ.	Max.	Unit	Conditions
波特率	BR	1200		921600	bps	
波特率精度	BR _{Accu}			3.0	%	

9.2 I2C

针对 device 间两线双向通信，SYD8811 集成了两组 I2C 接口（I2C_0, I2C_1）。I2C 支持宽范围的数据率，可通过寄存器配置为 31.25kHz 到 1000kHz 之间的数据率。支持多种读模式：当前读取，随机读取，以及顺序读取。写模式支持字节和页写入。

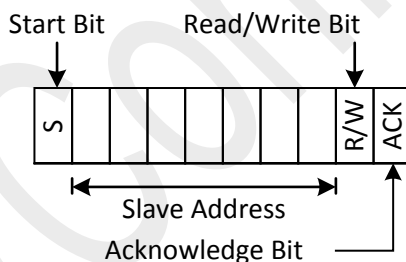


图 21. I2C 控制字格式

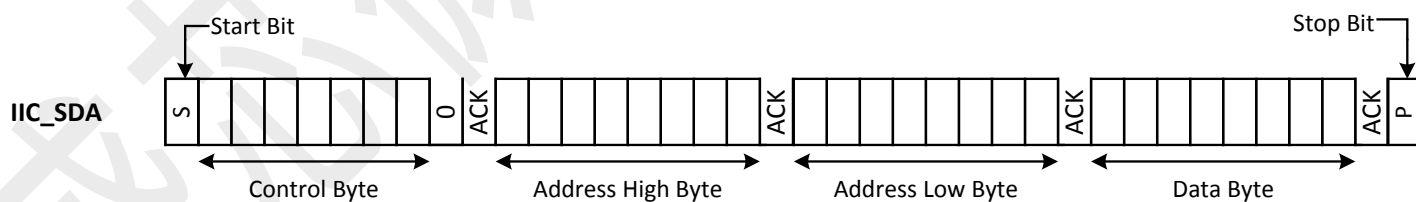


图 22. I2C 字节写入格式

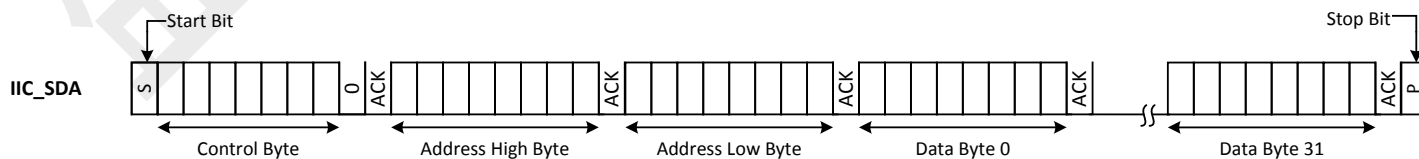


图 23. I2C 页写入格式

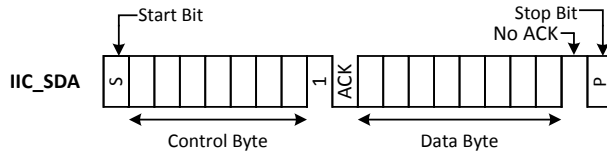


图 24. I2C 当前读取格式

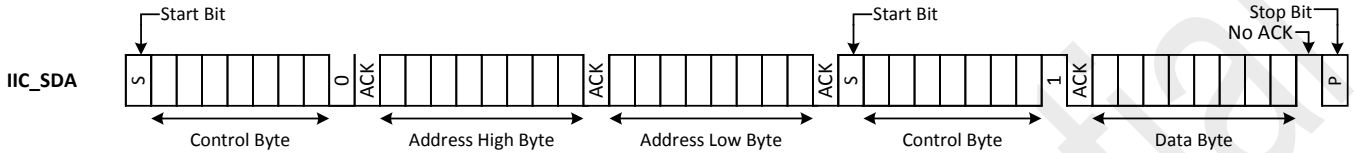


图 25. I2C 随机读取格式

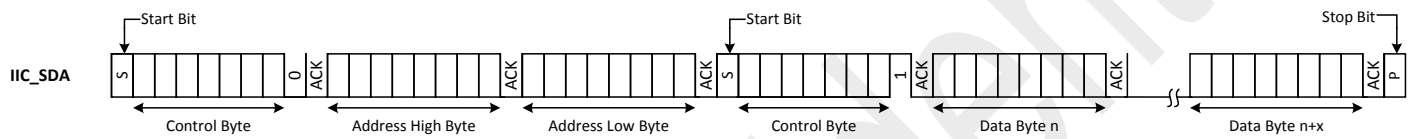


图 26. I2C 顺序读取格式

9.3 SPI

SYD8811 同时为 SPI 接口提供了两组配置。一组是 4 线 SPI: CSN (chip select), SCLK (clock), SDI (MOSI data) 和 SDO (MISO data), 另外一组是 2 线或 3 线 SPI 接口: CSN (chip select) – optional, SCLK (clock), SDIO (bi-directional Data). 这两组配置仅支持 master 操作, 不支持 slave 操作。

9.3.1 封包格式

传送协议包含两种操作模式:

- 写操作
- 读操作

两种操作模式都由两字节构成, 首字节包含地址 (7bit) 和指示数据方向的 bit-7 MSB, 第二字节包含传送数据。

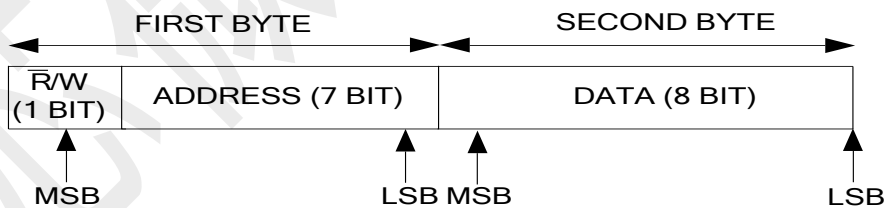


图 27. 4 线 or 3/2-线 SPI 传输协议

9.3.2 写操作

SYD8811 始终会初始化写操作, 写操作包含两个字节, 从主机控制器传到 device。首字节包含 7 位地址和始终为 1 的 MSB 以指示数据方向。第二字节包含 8 位数据。SCLK 用以同步通信。SYD8811 在 SCLK 的下降沿改变 SDIO 或 SDI, device 在 SCLK 的上升沿读取 SDIO 或者 SDI。

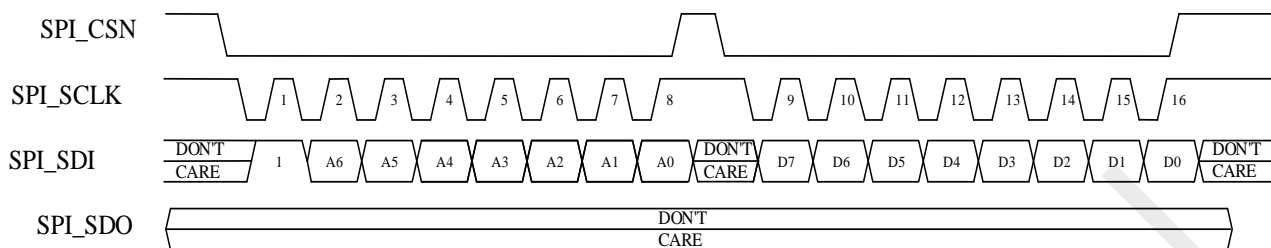


图 28. 4-线 SPI 写操作

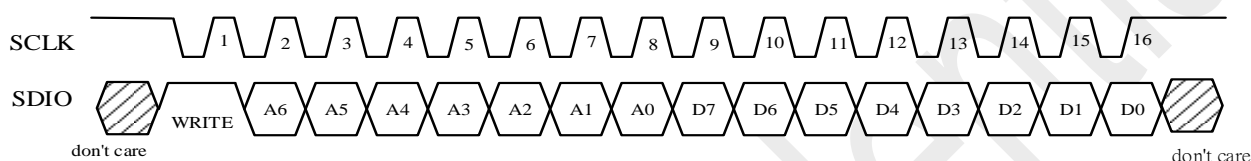


图 29. 3/2-线 SPI 写操作

9.3.3 读操作

主机控制器初始化读操作，包含两个字节。首字节包含 7 位地址和始终为 0 的 MSB 以指示数据方向。第二字节包含 slave device 驱动的 8 位数据。SPI_SCLK 用以同步通信。对于 2 线/3 线 SPI，SDIO 在 SCLK 的下降沿改变，在 SCLK 的上升沿读取。SYD8811 放开 SDIO 总线，并在最后一位地址位的下降沿把 SDIO 总线控制交给 device。

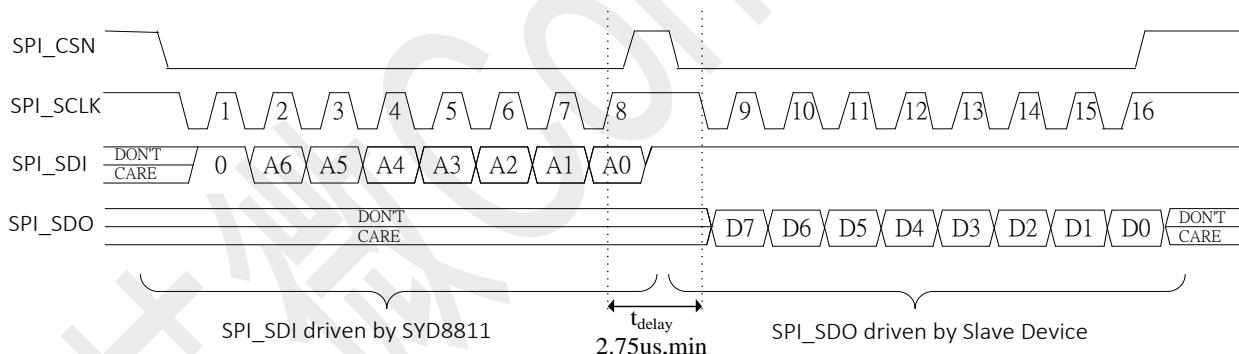


图 30. 4-线 SPI 读操作

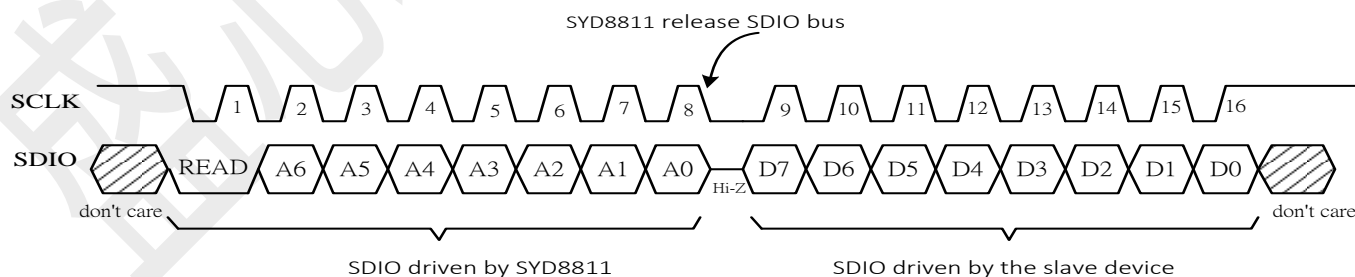


图 31. 3/2-线 SPI 读操作

9.4 ISO-7816-3

SYD8811 集成了一个智能卡控制器，支持 3 种异步智能卡。采用 ISO 7816-3 接口，能够激活、失活、冷/热重启、ATR 配对和数据交换。

- Compliant to ISO/IEC 7816-3: 1997
- Supports FIFO 8 bytes
- Interrupt report
- Flexible clock frequency and baud rate
- Parity/error check and resend
- T=0 protocol
- Wait time configuration
 - ATR wait time
 - Reset time
 - Guard time

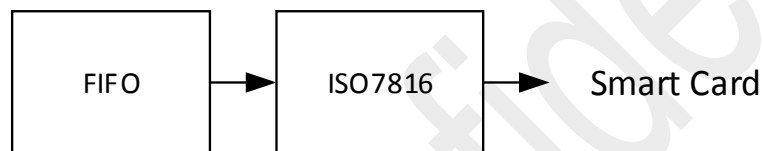


图 32. Function block of ISO7816

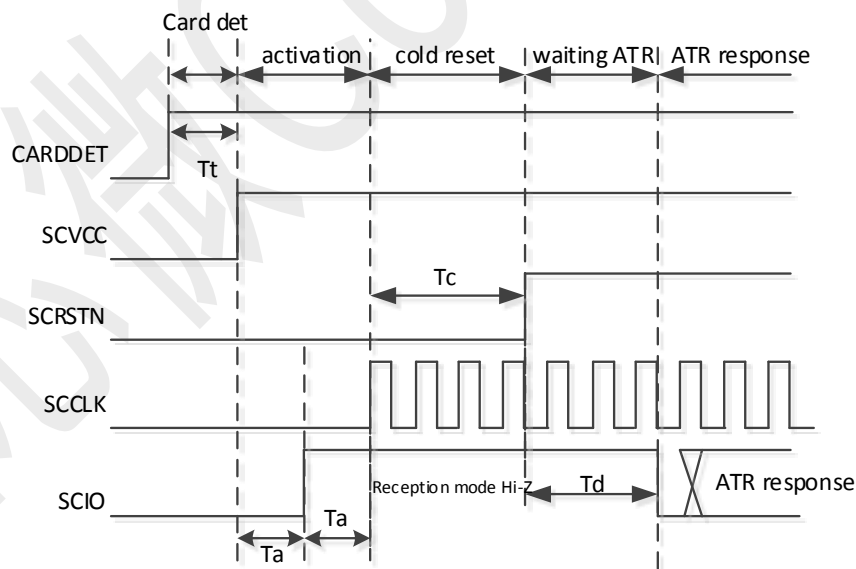


图 33. Activation, Cold Reset and ATR

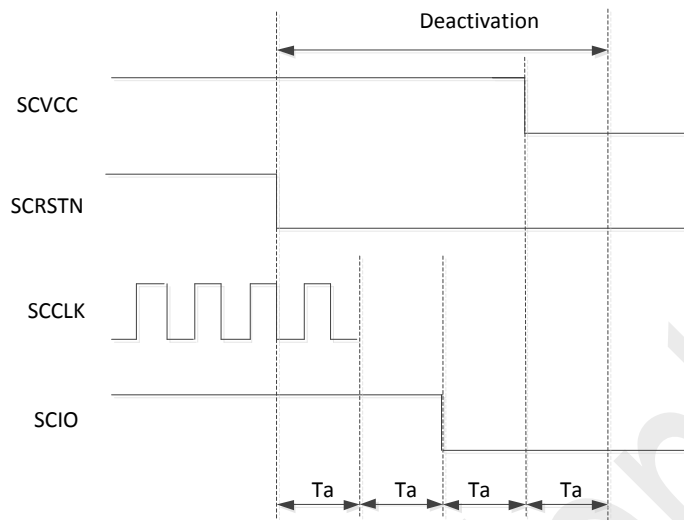


图 34. Deactivation Sequence

9.5 红外发射和接收

SYD8811 针对遥控器应用集成了红外发射和接收单元。

9.5.1 红外发射器

SYD8811 红外生成器提供了灵活的方式以发射任意用于遥控的红外编码，拥有高效的消息队列，用户可以采用少量字节描述特定红外指令的波形。

- Flexible carrier frequency and duty cycle.
- Flexible MARK and SPACE.
- Any IR remote control protocol.
- Supported 8 commands message queue in the FIFO.
- Interrupt report

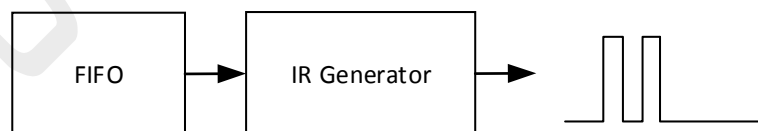


图 35. IR 发生器功能框图

NEC 编码:

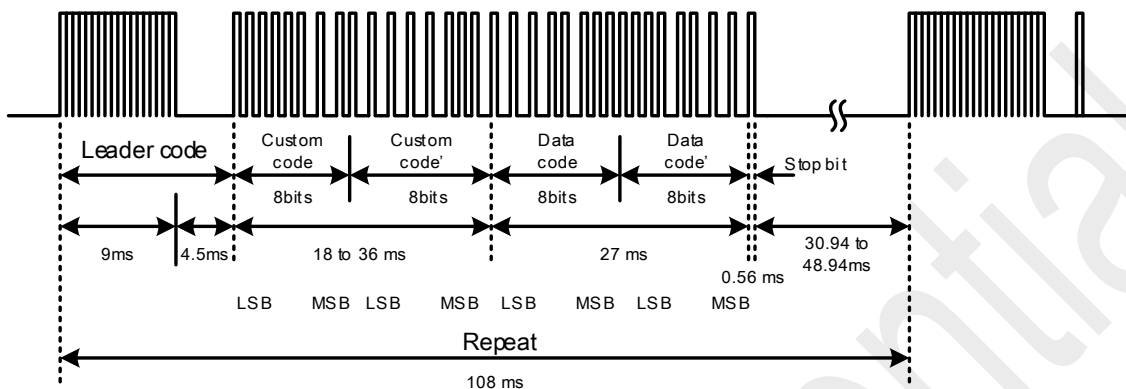


图 36. NEC 编码波形格式

RC5 编码:

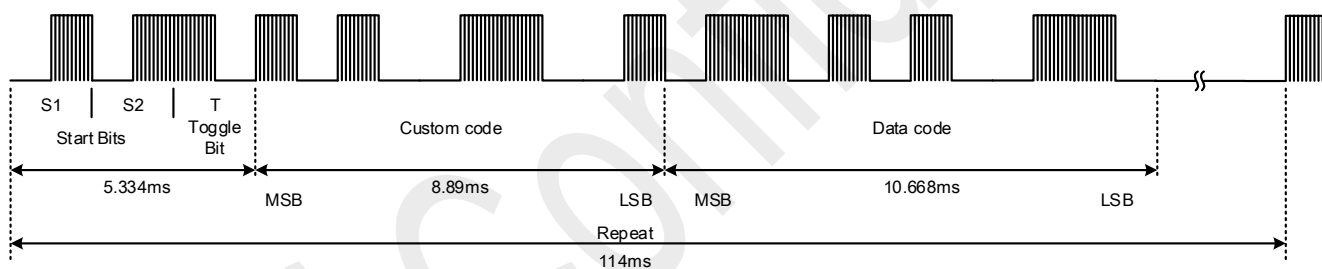


图 37. RC5 编码波形格式

9.5.2 红外接收器

SYD8811 offer Infrared receiver can detect level change of infrared signal. When detect a level change, the receiver will trigger an interrupt to report MCU that the signal's level and duration time prior to the signal change for algorism learning.

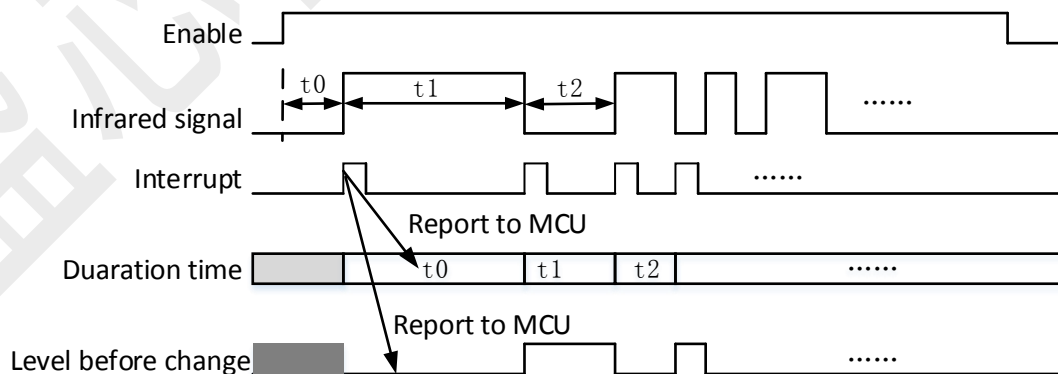


Figure 38. IR Receiver

10.0 订购信息

型号	封装	包装	最小起订量(MoQ)
SYD8811QN48	QFN 6mmx6mm 48-Pin	Tape Reel	3K

文档修订历史

版本号	日期	描述
1.0	20190402	补充 7816 和 IR 部分;
1.1	20190508	删除 QFN32 管脚定义;
1.2	20200621	更新 QFN32 管脚定义;

SYDTEK 盛芯微官方网站: <http://www.sydtek.com>